

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-257900

(43)Date of publication of application : 12.09.2003

(51)Int.Cl.

H01L 21/304

B24B 37/04

(21)Application number : 2002-057634

(71)Applicant : SUMITOMO MITSUBISHI SILICON CORP

(22)Date of filing : 04.03.2002

(72)Inventor : TANIGUCHI TORU

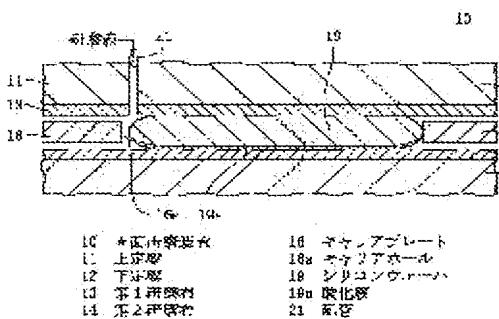
SAKAI TAKASHI

(54) METHOD FOR POLISHING WAFER

(57)Abstract:

PROBLEM TO BE SOLVED: To obtain a single side mirror wafer having a high accuracy planarity at a low cost.

SOLUTION: A semiconductor wafer 19 having a thin film on the opposite sides formed when it is left as it is or during cleaning is held in a carrier hole 16a formed in a carrier plate 16. While supplying polishing liquid to the wafer surface, the plate is moved in a plane parallel with the surface of the carrier plate between an upper lapping plate 11 fixed with a first polishing cloth 13 and a lower lapping plate 12 fixed with a second polishing cloth 14 thus polishing the surface of the wafer. In such a method for polishing a semiconductor wafer, the thin film on the rear surface of the wafer touching the lower lapping plate is left as it is and the thin film on the surface of the wafer touching the upper lapping plate is removed, the polishing liquid exhibits a higher polishing rate to the wafer material than to the thin film, the first polishing cloth has hydrophilicity and the second polishing cloth has water repellency.



* NOTICES *

JPO and INPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]Holding a semiconductor wafer (19) which has the thin film produced during natural neglect or washing to both sides, and supplying grinding liquid on said wafer (19) surface in a carrier hole (16a) formed in a carrier plate (16). Between lower lapping plates (12) on which a top board (11) and the 2nd abrasive cloth (14) with which the 1st abrasive cloth (13) was stuck were stuck, In a grinding method of a semiconductor wafer which makes said plate (16) exercise in a field parallel to the surface of said carrier plate (16), and carries out flat-surface polish of said wafer (19), A thin film (19a) is made to remain at the wafer rear face which touches a lower lapping plate (12) among thin films of a surface and rear surface of said wafer (19), A process of removing a thin film of a wafer surface which touches a top board (11) is included, A grinding method of a semiconductor wafer, wherein said grinding liquid has polishing speed higher than polishing speed to said thin film to material of said wafer, said 1st abrasive cloth (13) has hydrophilic nature and said 2nd abrasive cloth (14) has water repellence.

[Claim 2]A thin film (19a) is made to remain at the wafer rear face which touches a top board (11) among thin films of a surface and rear surface of a wafer (19), The grinding method according to claim 1 with which said 1st abrasive cloth (13) has water repellence, and said 2nd abrasive cloth (14) has hydrophilic nature including a process of removing a thin film of a wafer surface which touches a lower lapping plate (12).

[Claim 3]The grinding method according to claim 1 or 2 whose semiconductor wafer (19) is a silicon wafer and whose thin film (19a) is an oxide film.

[Claim 4]The grinding method according to claim 1 or 2 whose polished abrasive concentration of grinding liquid is 1 or less % of the weight of an alkaline solution.

[Claim 5]The grinding method according to claim 1 or 2 which removes a thin film produced on the wafer (19) surface with a fluoric acid system etching reagent.

[Claim 6]The grinding method according to claim 1 or 2 which is the nonwoven fabric in which water-repellent abrasive cloth impregnated a nonwoven fabric with fluororesin.

[Claim 7]The grinding method according to claim 1 or 2 which is a nonwoven fabric, urethane foam, or suede coated with water-repellent abrasive cloth with fluororesin in the surface.

[Claim 8]The grinding method according to claim 1 or 2 whose abrasive cloth of hydrophilic nature is a nonwoven fabric, urethane foam, or suede.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]This invention relates to the grinding method of the semiconductor wafer which can obtain super-high flatness by low cost.

[0002]

[Description of the Prior Art]The manufacturing process of a semiconductor wafer, for example, a silicon wafer, The wafer produced from the silicon single crystal ingot pulled up by starting and slicing is

constituted from camfering, mechanical polishing (wrapping), etching, mirror polishing (polishing), and a process to wash, and it is produced as a wafer which has highly precise display flatness. Some of the processes are replaced by the purpose, or the multiple-times loop of these processes is carried out, or other processes, such as heat treatment and grinding, are added, they are replaced, and various processes are performed.

[0003] Among these, mirror polishing is the process of manufacturing the mirror surface wafer which has optical gloss and does not have working distortion. Conventionally, generally mirror polishing of the silicon wafer was performed by one side grinding method.

[0004] However, the silicon wafer manufacture which has highly precise display flatness is demanded, and the limit is pointed out in the one side mirror polishing method of the conventional silicon wafer as the minuteness making of a semiconductor device and high integration progress. The double-sided mirror polishing method of the silicon wafer was proposed as one policy which solves this problem. This is the method of finishing a silicon wafer, loading with into a career a little thinner than thickness, and carrying out mirror polishing by the same mechanism as double-sided wrapping. Mirror polishing of the surface and rear surface of a wafer is carried out by this double-sided polish device, and very highly precise display flatness and uniform thickness are obtained.

[0005]

[Problem(s) to be Solved by the Invention] However, since highly precise display flatness is obtained, the mirror polishing method by the above-mentioned double-sided polish device is a very useful method, but. Since the double-sided mirror surface wafer which it is most using the one side mirror surface wafer which carried out mirror polishing only of one side in the present semiconductor device process, and is obtained by double-sided simultaneous polish is produced by carrying out mirror polishing of the surface and rear surface of a wafer simultaneously, It was hard to attach distinction of the surface and rear surface, for example, since the rear face was ground, detection of the wafer existence in the conveyance system in a device process had produced inspection difficulty and problems, such as carrying out wrong detection.

[0006] For this reason, mirror polishing of the wafer surface and rear surface was not carried out, and the wafer which mirror polishing only of one side is carried out, and has the same high display flatness as that by which double-sided mirror polishing was carried out is demanded. In order to cater to such a request, the art which grinds only one side is proposed using the effective double-sided polish device as a high flattening processing method. For example, before giving double-sided mirror polishing, an oxide film or a nitride is formed in the schedule [of not grinding] side of a wafer, and the method of giving double-sided polish to a wafer and carrying out mirror surface finish only to the schedule side of a wafer is proposed (JP,10-303154,A). In this method, the oxide film or nitride which is a protective film is formed by a CVD method or thermal oxidation processing.

[0007] However, in the polishing technique shown in the above-mentioned gazette, since the process of membrane formation and removal was added, the manufacturing cost increased, and there was a problem to which a throughput falls. There was also a possibility that problems, such as contamination depended like a heat process and generating of the particle at the time of film removal, might arise.

[0008] On the other hand, abrasive cloth used for polish is made into hydrophilic nature in order to usually have the polishing capability. However, when grinding only one side using a double-sided polish device, the

hydrogen bond was produced between abrasive cloth and a schedule [of not grinding] side, the contact resistance at the time of polish became large, and the fault to which the stability in processing falls was produced.

[0009]The purpose of this invention is to provide the grinding method of the semiconductor wafer which can obtain the one side mirror surface wafer which has highly precise display flatness by low cost.

[0010]

[Means for Solving the Problem]An invention concerning claim 1 holds the semiconductor wafer 19 which has the thin film produced during natural neglect or washing in the carrier hole 16a formed in the carrier plate 16 to both sides, as shown in drawing 1, Between the lower lapping plates 12 on which the top board 11 and the 2nd abrasive cloth 14 with which the 1st abrasive cloth 13 was stuck were stuck, supplying grinding liquid to the wafer 19 surface, It is improvement of a grinding method of a semiconductor wafer which makes the plate 16 exercise in a field parallel to the surface of the carrier plate 16, and carries out flat-surface polish of the wafer 19. This characteristic composition makes a thin film remain at the wafer rear face which touches the lower lapping plate 12 among thin films of a surface and rear surface of the wafer 19, Grinding liquid is in a place where polishing speed to material of a wafer is higher than polishing speed to a thin film at, the 1st abrasive cloth 13 has hydrophilic nature at, and the 2nd abrasive cloth 14 has water repellence including a process of removing a thin film of a wafer surface which touches the top board 11. An invention concerning claim 2 is an invention concerning claim 1, and is a grinding method with which a thin film is made to remain at the wafer rear face which touches a top board among thin films of a surface and rear surface of a wafer, the 1st abrasive cloth has water repellence including a process of removing a thin film of a wafer surface which touches a lower lapping plate, and the 2nd abrasive cloth has hydrophilic nature. By supplying grinding liquid whose polishing speed to material of a wafer is higher than polishing speed to a thin film in an invention concerning claim 1 or 2, and grinding the surface side of a semiconductor wafer selectively, The wafer rear-face side where a thin film remains has a low grinding rate, the wafer surface side where a thin film was removed to polish hardly advancing has a high grinding rate, and good polish is performed. Since a hydrogen bond is not produced between wafer rear faces where a thin film which is this non-polished surface by giving water repellence to the 2nd abrasive cloth 14 remains, contact resistance with a thin film at the time of polish can be made small. Therefore, it fully functions as a protective film also with a thin film produced during natural neglect or washing, and since a process of providing especially an oxide film is not needed, increase of cost by process addition in membrane formation or removal can be controlled, and generating of particle accompanying contamination and film removal which are depended like a heat process can also be suppressed. As a result, stability in processing can improve and a wafer which has highly precise display flatness can be obtained with high yield.

[0011]

[Embodiment of the Invention]Next, based on a drawing, polish of a silicon wafer is mentioned as an example and an embodiment of the invention is described. As shown in drawing 1, stick the 1st abrasive cloth 13 on the top board 11, and the double-sided polish device 10 sticks the 2nd abrasive cloth 14 on the lower lapping plate 12 at the top board 11 and the lower lapping plate 12 which face, respectively, The thin disk which finishes the silicon wafer which has the thin film produced during natural neglect or washing in the meantime, and is called the carrier plate 16 a little thinner than thickness is set 4-5 sheets with the whole

surface plate. The numerals 21 in drawing 1 show piping which supplies grinding liquid between a top board and a lower lapping plate. The four carrier holes 16a of a diameter larger about 0.5–2 mm than a wafer outer diameter were formed, and the carrier plate has taken the structure where it can load with the wafer 19, in this carrier hole 16a, as shown in drawing 2. As shown in drawing 3, the carrier plate 16 gears with the sun gear 17 located at the center of the surface plate 12, and the internal gear 18 located in the circumference of a periphery of a surface plate, respectively, and is held. The surface and rear surface of a wafer is ground using complicated movement called rotation of an up-and-down surface plate, revolution of a career, and rotation of the wafer itself, applying specified pressure on both sides of the wafer 19 between the top board 11 and the lower lapping plate 12, after setting the silicon wafer 19 to the carrier hole 16a. Drawing 3 shows one carrier plate held at the surface plate.

[0012]The characteristic composition of this invention makes a thin film remain at the wafer rear face which touches the lower lapping plate 12 among the thin films of the surface and rear surface of the wafer 19. Grinding liquid is in the place where the polishing speed to the material of a wafer is higher than the polishing speed to a thin film at, the 1st abrasive cloth 13 has hydrophilic nature at, and the 2nd abrasive cloth 14 has water repellence including the process of removing the thin film of the wafer surface which touches the top board 11.

[0013]The oxide film of the wafer surface which touches the top board 11 among the oxide films of the silicon wafer produced by washing and natural oxidation by the ozone wash before grinding etc. is beforehand removed by the fluoric acid system etching reagent. Since this oxide film is a very thin oxide film, it is easily removable with a fluoric acid system etching reagent. As grinding liquid whose polishing speed to the material of a wafer is higher than the polishing speed to a thin film, 1 or less % of the weight of an alkaline solution is used for polished abrasive concentration. Since this grinding liquid does not almost have mechanical scouring by an abrasive grain and it has, chemical scouring, i.e., the etching operation, by an alkaline solution, Even if it grinds using this grinding liquid, most oxide films which remain at the wafer rear face are not ground, but only the wafer surface which removed the oxide film and was exposed is ground.

[0014]In order to give polishing capability, let abrasive cloth which usually stuck the polish device on the top board and the lower lapping plate be hydrophilic nature. Therefore, hydrophilic nature is not given to abrasive cloth but resistance at the time of polish can be made small by considering it as water repellence conversely. Then, by making into water repellence the 2nd abrasive cloth 14 stuck on the lower lapping plate 12 in contact with wafer 19 rear face, and making into hydrophilic nature the 1st abrasive cloth 13 stuck on the top board 11 in contact with a wafer surface, Since grinding resistance becomes small, without producing a hydrogen bond between the oxide film 19a and the 2nd abrasive cloth 14 which remain at the wafer 19 rear face, Desorption, lack, etc. of the oxide film 19a by polish can be controlled, and since the big grinding resistance between the 1st abrasive cloth 13 that has hydrophilic nature is obtained, the wafer 19 surface is ground by the mirror plane. Therefore, the wafer by which maintained highly precise display flatness, while mirror polishing was carried out is producible. The nonwoven fabric in which the water-repellent abrasive cloth of this invention impregnated the nonwoven fabric with fluororesin, the nonwoven fabric coated with fluororesin in the surface, urethane foam, suede, etc. are mentioned. A nonwoven fabric, urethane foam, suede, etc. to which the abrasive cloth of hydrophilic nature does not perform resinating or chemicals processing specially are mentioned. Suede laminates polyurethane to the

substrate using the textiles or knitting which performed surface finish modeled on the suede hide, the sheet which impregnated polyester felt with polyurethane, etc., grows up a foaming layer into polyurethane, and means what removed the surface part and provided the feathers-like opening in the foaming layer.

[0015]Although this embodiment explained using the double-sided polish device with which the sun gear was incorporated, the double-sided polish device with which the sun gear is not incorporated may be used.

[0016]Although the thin film 19a was made to remain at the wafer rear face which touches the lower lapping plate 12, the thin film of the wafer surface which touches the top board 11 was removed and the wafer was ground with the 1st abrasive cloth 13 that has hydrophilic nature, and the 2nd abrasive cloth 14 that has water repellence, The thin film 19a may be made to remain at the wafer rear face which touches the top board 11, the thin film of the wafer surface which touches the lower lapping plate 12 may be removed, and a wafer may be ground with the 1st abrasive cloth 13 that has water repellence, and the 2nd abrasive cloth 14 that has hydrophilic nature.

[0017]

[Effect of the Invention]By according to this invention, supplying the grinding liquid whose polishing speed to the material of a wafer is higher than the polishing speed to a thin film, and grinding the surface side of a semiconductor wafer selectively, as stated above, The wafer rear-face side where a thin film remains has a low grinding rate, the wafer surface side where the thin film was removed to polish hardly advancing has a high grinding rate, and good polish is performed. Since a hydrogen bond is not produced between the wafer rear faces where the thin film which is this non-polished surface by giving water repellence to the 2nd abrasive cloth remains, contact resistance with the thin film at the time of polish can be made small. Therefore, since it is not necessary to fully function as a protective film and to provide an oxide film in particular also with the thin film produced during natural neglect or washing, increase of the cost by the process addition in membrane formation or removal can be controlled, and generating of particle can also be suppressed. As a result, the stability in processing can improve and the wafer which has highly precise display flatness can be obtained with high yield.

[Brief Description of the Drawings]

[Drawing 1]The fragmentary sectional view of the double-sided polish device used for this embodiment.

[Drawing 2]The upper surface explanatory view of the career in a double-sided polish device.

[Drawing 3]The upper surface explanatory view of the surface plate which set the career in a double-sided polish device.

[Description of Notations]

10 Double-sided polish device

11 Top board

12 Lower lapping plate

13 The 1st abrasive cloth

14 The 2nd abrasive cloth

16 Carrier plate

16a Carrier hole

17 Sun gear

18 Internal gear

19 Silicon wafer

21 Piping

[Translation done.]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 告 (A)

(11)特許出願公開番号
特開2003-257900
(P2003-257900A)

(43)公開日 平成15年9月12日(2003.9.12)

(51) Int.Cl.
H 0 1 L 21/304

識別記号
621
622

F I
H O 1 L 21/304

データコード[†] (参考)
3C058

審査請求 未請求 請求項の数 8 OL (全 5 頁)

(21)出願番号 特願2002-57634(P2002-57634)

(71) 出願人 302006854

(22)出願日 平成14年3月4日(2002.3.4)

東京都港区芝浦一丁目2番1号

(72)発明者 谷口 徹

東京都港区芝浦一丁目2番1号 三菱住友
ビルディング 楼層会社

シリコン株

(72)発明者 濑井 隆志
東京都港区芝浦一丁目2番1号 三菱住友
シリコン株式会社内

(74) 代理人 100085372

拿理士 德用 正義

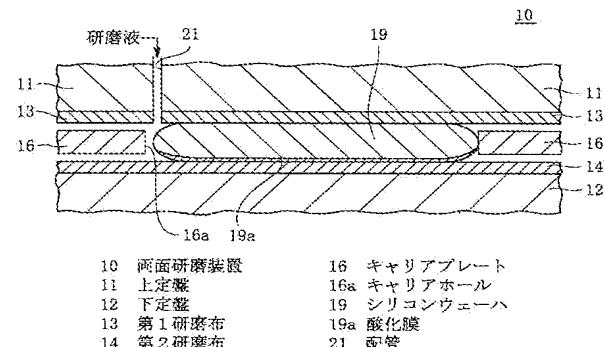
卷四 五

〔54〕【発明の名称】 半導体ウェーハの研磨方法

(57) **【要約】**

【課題】 低コストで高精度の平坦度を有する片面鏡面ウェーブを得る。

【解決手段】 キャリアプレート16に形成されたキャリアホール16a内に自然放置中又は洗浄中に生じた薄膜を両面に有する半導体ウェーハ19を保持し、研磨液をウェーハ表面に供給しながら、第1研磨布13が貼り付けられた上定盤11及び第2研磨布14が貼り付けられた下定盤12の間で、キャリアプレートの表面と平行な面内でプレートを運動させてウェーハを平面研磨する半導体ウェーハの研磨方法の改良である。この特徴ある構成は、ウェーハの表裏面の薄膜のうち下定盤と接するウェーハ裏面に薄膜を残留させて、上定盤と接するウェーハ表面の薄膜を除去する工程を含み、研磨液はウェーハの材料に対する研磨速度が薄膜に対する研磨速度よりも高く、第1研磨布が親水性を有し、第2研磨布が撥水性を有するところにある。



【特許請求の範囲】

【請求項1】 キャリアプレート(16)に形成されたキャリアホール(16a)内に自然放置中又は洗浄中に生じた薄膜を両面に有する半導体ウェーハ(19)を保持し、研磨液を前記ウェーハ(19)表面に供給しながら、第1研磨布(13)が貼り付けられた上定盤(11)及び第2研磨布(14)が貼り付けられた下定盤(12)の間で、前記キャリアプレート(16)の表面と平行な面内で前記プレート(16)を運動させて前記ウェーハ(19)を平面研磨する半導体ウェーハの研磨方法において、

前記ウェーハ(19)の表裏面の薄膜のうち下定盤(12)と接するウェーハ裏面に薄膜(19a)を残留させて、上定盤(11)と接するウェーハ表面の薄膜を除去する工程を含み、前記研磨液は前記ウェーハの材料に対する研磨速度が前記薄膜に対する研磨速度よりも高く、

前記第1研磨布(13)が親水性を有し、前記第2研磨布(14)が撥水性を有することを特徴とする半導体ウェーハの研磨方法。

【請求項2】 ウェーハ(19)の表裏面の薄膜のうち上定盤(11)と接するウェーハ裏面に薄膜(19a)を残留させて、下定盤(12)と接するウェーハ表面の薄膜を除去する工程を含み、前記第1研磨布(13)が撥水性を有し、前記第2研磨布(14)が親水性を有する請求項1記載の研磨方法。

【請求項3】 半導体ウェーハ(19)がシリコンウェーハであって、薄膜(19a)が酸化膜である請求項1又は2記載の研磨方法。

【請求項4】 研磨液は研磨砥粒濃度が1重量%以下のアルカリ性溶液である請求項1又は2記載の研磨方法。

【請求項5】 ウェーハ(19)表面に生じた薄膜をフッ素系エッチャング液により除去する請求項1又は2記載の研磨方法。

【請求項6】 撥水性の研磨布が不織布にフッ素系樹脂を含浸させた不織布である請求項1又は2記載の研磨方法。

【請求項7】 撥水性の研磨布がその表面をフッ素系樹脂によりコーティングされた不織布、発泡ウレタン又はスエードである請求項1又は2記載の研磨方法。

【請求項8】 親水性の研磨布が不織布、発泡ウレタン又はスエードである請求項1又は2記載の研磨方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、低コストで超平坦度を得ることができる半導体ウェーハの研磨方法に関する。

【0002】

【従来の技術】 半導体ウェーハ、例えばシリコンウェーハの製造工程は、引上げたシリコン単結晶インゴットから切り出し、スライスして得られたウェーハを面取り、機械研磨(ラッピング)、エッチャング、鏡面研磨(ボリッ

シング)及び洗浄する工程から構成され、高精度の平坦度を有するウェーハとして生産される。これらの工程は目的により、その一部の工程が入替えられたり、複数回繰返されたり、或いは熱処理、研削等他の工程が付加、置換されたりして種々の工程が行われる。

【0003】 このうち鏡面研磨は、光学的光沢をもち加工歪みのない鏡面ウェーハを製造するプロセスである。従来、一般的にシリコンウェーハの鏡面研磨は片面研磨法により行われていた。

【0004】 しかしながら半導体デバイスの微細化と高集積化が進むに従って、更に高精度の平坦度を有するシリコンウェーハ製造が要求されており、従来のシリコンウェーハの片面鏡面研磨法では限界が指摘されている。この問題を解決する1つの方策としてシリコンウェーハの両面鏡面研磨方法が提案された。これは、シリコンウェーハを仕上げ厚さより若干薄いキャリアの中に装填し、両面ラッピングと同様の機構で鏡面研磨する方法である。この両面研磨装置によりウェーハの表裏面ともに鏡面研磨され、極めて高精度の平坦度、均一厚みが得られる。

【0005】

【発明が解決しようとする課題】 しかし、上記両面研磨装置による鏡面研磨方法は高精度の平坦度が得られるため非常に有用な方法であるが、現状の半導体デバイスプロセスでは片面のみを鏡面研磨した、片面鏡面ウェーハを使用することが殆どであり、両面同時研磨で得られる両面鏡面ウェーハはウェーハの表裏面を同時に鏡面研磨することにより作製されるため、表裏面の区別がつき難く、例えば、デバイスプロセスでの搬送系でのウェーハ有無の検知が裏面が研磨されているために、検査困難や誤検知する等の問題を生じていた。

【0006】 このため、ウェーハ表裏面が鏡面研磨されたものではなく、片面のみが鏡面研磨され、両面鏡面研磨されたものと同様の高い平坦度を有するウェーハが要望されている。このような要望に対応するため、高平坦化加工法として有効である両面研磨装置を用い、片面のみを研磨する技術が提案されている。例えば、両面鏡面研磨を施す前にウェーハの非研磨予定面に酸化膜又は窒化膜を形成し、ウェーハに両面研磨を施してウェーハの予定面のみに鏡面加工を行う方法が提案されている(特開平10-303154)。この方法では、保護膜である酸化膜又は窒化膜をCVD法や熱酸化処理により形成している。

【0007】 しかし、上記公報に示された研磨技術では、成膜及び除去の工程が追加されるため製造コストが増大し、スループットが低下してしまう問題があった。また、熱工程による汚染や膜除去時のパーティクルの発生等の問題が生じるおそれもあった。

【0008】 一方、研磨に用いられる研磨布は、通常その研磨能力を備えるために親水性にされている。しかし

両面研磨装置を用いて片面のみを研磨する際に、研磨布と非研磨予定面との間に水素結合を生じて、研磨時の接触抵抗が大きくなり、加工における安定性が低下する不具合を生じていた。

【0009】本発明の目的は、低コストで高精度の平坦度を有する片面鏡面ウェーハを得ることができる半導体ウェーハの研磨方法を提供することにある。

【0010】

【課題を解決するための手段】請求項1に係る発明は、図1に示すように、キャリアプレート16に形成されたキャリアホール16a内に自然放置中又は洗浄中に生じた薄膜を両面に有する半導体ウェーハ19を保持し、研磨液をウェーハ19表面に供給しながら、第1研磨布13が貼り付けられた上定盤11及び第2研磨布14が貼り付けられた下定盤12の間で、キャリアプレート16の表面と平行な面内でプレート16を運動させてウェーハ19を平面研磨する半導体ウェーハの研磨方法の改良である。この特徴ある構成は、ウェーハ19の表裏面の薄膜のうち下定盤12と接するウェーハ裏面に薄膜を残留させて、上定盤11と接するウェーハ表面の薄膜を除去する工程を含み、研磨液はウェーハの材料に対する研磨速度が薄膜に対する研磨速度よりも高く、第1研磨布13が親水性を有し、第2研磨布14が撥水性を有するところにある。請求項2に係る発明は、請求項1に係る発明であって、ウェーハの表裏面の薄膜のうち上定盤と接するウェーハ裏面に薄膜を残留させて、下定盤と接するウェーハ表面の薄膜を除去する工程を含み、第1研磨布が撥水性を有し、第2研磨布が親水性を有する研磨方法である。請求項1又は2に係る発明では、ウェーハの材料に対する研磨速度が薄膜に対する研磨速度よりも高い研磨液を供給して半導体ウェーハの表面側を選択的に研磨することにより、薄膜が残留するウェーハ裏面側は研磨レートが低く、研磨は殆ど進行しないのに対して、薄膜が除去されたウェーハ表面側は研磨レートが高く、良好な研磨が行われる。更に、第2研磨布14に撥水性を持たせることにより、この非研磨面である薄膜が残留するウェーハ裏面との間に水素結合を生じることがないため、研磨時の薄膜との接触抵抗を小さくすることができる。従って、自然放置中又は洗浄中に生じた薄膜でも保護膜として十分に機能し、特に酸化膜を設ける工程を必要としないため、成膜や除去における工程追加によるコストの増大を抑制でき、熱工程による汚染や膜除去に伴うパーティクルの発生も抑えることができる。その結果、加工における安定性が向上し、高精度の平坦度を有するウェーハを高収率で得ることができる。

【0011】

【発明の実施の形態】次に本発明の実施の形態を図面に基づいてシリコンウェーハの研磨を例に挙げて説明する。図1に示すように、両面研磨装置10は、相対する上定盤11及び下定盤12に上定盤11には第1研磨布

13を下定盤12には第2研磨布14をそれぞれ貼付け、その間に自然放置中又は洗浄中に生じた薄膜を有するシリコンウェーハを仕上げ厚さより若干薄いキャリアプレート16と称する薄円盤を定盤全体で4～5枚セットする。図1中の符号21は上定盤と下定盤との間に研磨液を供給する配管を示す。キャリアプレートは、図2に示すように、ウェーハ外径より0.5～2mm程度大きい直径のキャリアホール16aが4個設けられ、このキャリアホール16a内にウェーハ19が装填可能な構造をとっている。図3に示すように、キャリアプレート16は定盤12の中心に位置するサンギア17と定盤の外周周囲に位置するインター・ナルギア18とそれぞれかみ合って保持される。そのキャリアホール16aにシリコンウェーハ19をセットした後、上定盤11と下定盤12の間にウェーハ19を挟んで所定圧力を加えながら、上下定盤の回転、キャリアの公転及びウェーハ自体の自転という複雑な運動を利用してウェーハの表裏面の研磨を行う。なお図3では、定盤に保持されたキャリアプレートは1枚のみ示している。

【0012】本発明の特徴ある構成は、ウェーハ19の表裏面の薄膜のうち下定盤12と接するウェーハ裏面に薄膜を残留させて、上定盤11と接するウェーハ表面の薄膜を除去する工程を含み、研磨液はウェーハの材料に対する研磨速度が薄膜に対する研磨速度よりも高く、第1研磨布13が親水性を有し、第2研磨布14が撥水性を有するところにある。

【0013】研磨を施す前のオゾン洗浄等による洗浄や自然酸化により生じたシリコンウェーハの酸化膜のうち、上定盤11と接するウェーハ表面の酸化膜はフッ酸系エッティング液により予め除去される。この酸化膜は、極めて薄い酸化膜であるので、フッ酸系エッティング液で容易に除去できる。ウェーハの材料に対する研磨速度が薄膜に対する研磨速度よりも高い研磨液としては、研磨砥粒濃度が1重量%以下のアルカリ性溶液が使用される。この研磨液は、砥粒による機械的研磨作用が殆どなく、アルカリ性溶液による化学的研磨作用即ち、エッティング作用のみを有するため、この研磨液を用いて研磨を施してもウェーハ裏面に残留する酸化膜は殆ど研磨されず、酸化膜を除去して露出したウェーハ表面のみが研磨される。

【0014】研磨装置は、通常上定盤及び下定盤に貼り付けた研磨布は研磨能力を持たせるために親水性とされている。従って、研磨布に親水性を持たせず、逆に撥水性とすることにより研磨時における抵抗を小さくできる。そこで、ウェーハ19裏面と接触する下定盤12に貼付された第2研磨布14を撥水性とし、ウェーハ表面と接触する上定盤11に貼付された第1研磨布13を親水性とすることにより、ウェーハ19裏面に残留する酸化膜19aと第2研磨布14との間には水素結合を生じることなく研磨抵抗は小さくなるため、研磨による酸化

膜19aの脱離や欠落等を抑制でき、ウェーハ19表面は親水性を有する第1研磨布13との間に大きな研磨抵抗が得られるため、鏡面に研磨される。従って、高精度の平坦度を維持した一方のみが鏡面研磨されたウェーハを作製することができる。本発明の撥水性の研磨布は不織布にフッ素系樹脂を含浸させた不織布やその表面をフッ素系樹脂によりコーティングされた不織布、発泡ウレタン、スエード等が挙げられる。親水性の研磨布は樹脂加工或いは化学薬品加工を特別に施さない不織布、発泡ウレタン、スエード等が挙げられる。スエードとはスエード皮に似せた表面仕上げを施した織物又は編物や、ポリエステルフェルトにポリウレタンを含浸させたシート等を用いた基材にポリウレタンを積層し、ポリウレタン内に発泡層を成長させ、表面部位を除去して発泡層に羽毛状の開口部を設けたものをいう。

【0015】なお、本実施の形態ではサンギアが組み込まれた両面研磨装置を用いて説明したが、サンギアが組み込まれていない両面研磨装置を用いてもよい。

【0016】また、下定盤12と接するウェーハ裏面に薄膜19aを残留させて、上定盤11と接するウェーハ表面の薄膜を除去し、親水性を有する第1研磨布13と撥水性を有する第2研磨布14によりウェーハを研磨したが、上定盤11と接するウェーハ裏面に薄膜19aを残留させて、下定盤12と接するウェーハ表面の薄膜を除去し、撥水性を有する第1研磨布13と親水性を有する第2研磨布14によりウェーハを研磨しても良い。

【0017】

【発明の効果】以上述べたように、本発明によれば、ウェーハの材料に対する研磨速度が薄膜に対する研磨速度よりも高い研磨液を供給して半導体ウェーハの表面側を選択的に研磨することにより、薄膜が残留するウェーハ

裏面側は研磨レートが低く、研磨は殆ど進行しないのに対し、薄膜が除去されたウェーハ表面側は研磨レートが高く、良好な研磨が行われる。更に、第2研磨布に撥水性を持たせることにより、この非研磨面である薄膜が残留するウェーハ裏面との間に水素結合を生じることがないため、研磨時の薄膜との接触抵抗を小さくすることができる。従って、自然放置中又は洗浄中に生じた薄膜でも保護膜として十分に機能し、特に酸化膜を設ける必要がないため、成膜や除去における工程追加によるコストの増大を抑制でき、パーティクルの発生も抑えることができる。その結果、加工における安定性が向上し、高精度の平坦度を有するウェーハを高収率で得ることができる。

【図面の簡単な説明】

【図1】本実施の形態に用いる両面研磨装置の部分断面図。

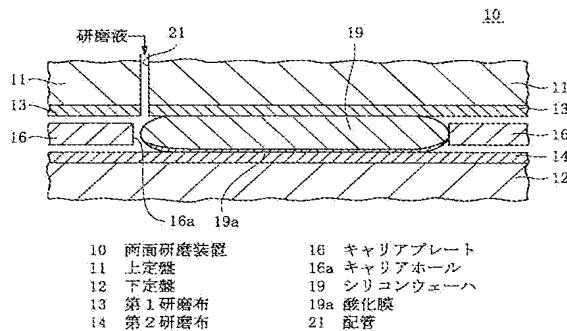
【図2】両面研磨装置におけるキャリアの上面説明図。

【図3】両面研磨装置におけるキャリアをセットした定盤の上面説明図。

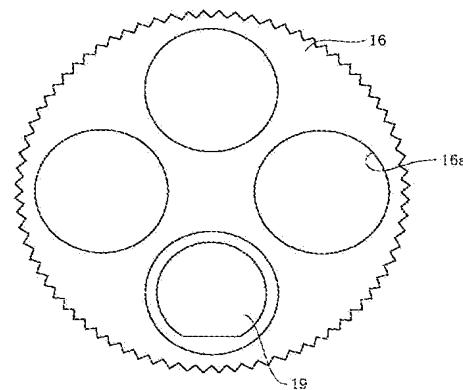
【符号の説明】

- 10 両面研磨装置
- 11 上定盤
- 12 下定盤
- 13 第1研磨布
- 14 第2研磨布
- 16 キャリアプレート
- 16a キャリアホール
- 17 サンギア
- 18 インターナルギア
- 19 シリコンウェーハ
- 19a 酸化膜
- 21 配管

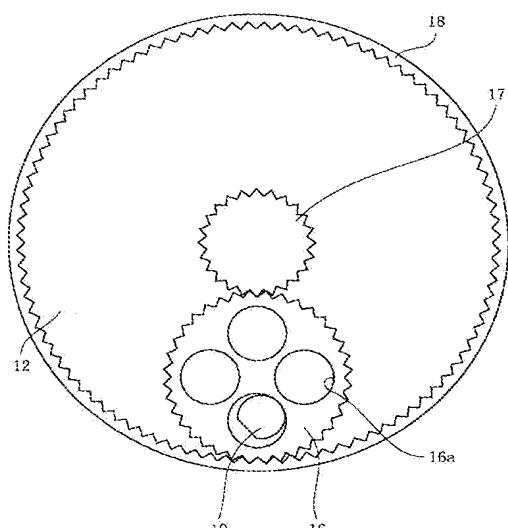
【図1】



【図2】



【図3】



17 サンギア
18 インタ…ナルギア